

32 位微控制器

HC32L072 / HC32L073 / HC32F072 系列 硬件开发指南

适用对象

系列	产品型号
HC32L072	HC32L072PATA
	HC32L072KATA
	HC32L072JATA
HC32L073	HC32L073PATA
	HC32L073KATA
	HC32L073JATA
HC32F072	HC32F072PATA
	HC32F072KATA
	HC32F072JATA

目 录

1	摘要	4
2	功能介绍	4
3	最小系统设计要点	5
3.1	电源处理	5
3.2	复位电路	6
3.3	时钟设计	7
3.4	调试接口	8
3.5	端口处理	8
4	常用接口注意事项	9
4.1	UART 接口	9
4.2	SPI 接口	9
4.3	I2C 接口	9
4.4	USB 接口	9
5	常用外设参考设计	10
5.1	LCD 屏电路	10
5.2	CAN 收发器	11
5.3	I2C 存储器	12
5.4	SPI 存储器	13
5.5	I2S 编解码器	14
6	芯片封装简介	15
7	样品及开发板申请信息	15
8	其他信息	15
9	版本信息 & 联系方式	16

图目录

图 1 最小系统电源框图	5
图 2 常用复位电路	6
图 3 晶体外围电路	7
图 4 晶体隔离环处理	7
图 5 SWD 接口	8
图 6 LCD 屏信号连接示意图	10
图 7 bias 外部分压模式	10
图 8 CAN 参考设计	11
图 9 EEPROM 参考设计	12
图 10 SPI FLASH 参考设计	13
图 11 CODEC 参考设计	14

1 摘要

本篇应用笔记主要介绍 HC32L072 / HC32L073 / HC32F072 系列芯片的最小系统、常用接口、常用外设、芯片封装等基本硬件设计及其注意事项。

本应用笔记主要包括：

- 最小系统设计要点
- 常用接口注意事项
- 常用外设参考设计
- 芯片封装简介
- 开发板索取

注意：

- 本应用笔记为 HC32L072 / HC32L073 / HC32F072 系列的应用补充材料，不能代替用户手册，具体功能及寄存器的操作等相关事项请以用户手册为准。

2 功能介绍

本篇主要介绍如何使用 HC32L072 / HC32L073 / HC32F072 系列芯片进行硬件系统设计。从最小系统、常用接口、常用外设等角度详细阐述了该系列芯片在实际产品应用中如何设计、如何让产品设计更加稳定可靠。

3 最小系统设计要点

设计最小系统时硬件工程师需要注意如下几个要点：电源处理、复位处理、时钟处理、调试接口处理、端口处理等。

3.1 电源处理

芯片的每个（DVCC/AVCC）管脚，都需要一个去耦电容。布局时，电容靠近相应电源引脚，见图 1。

芯片的 VCAP 管脚是内核供电 LDO 的输出，仅限内部电路使用，严禁在外部连接任何负载；需外接两个电容 1uF+100nF，见图 1。

芯片的每个电源管脚（DVCC/AVCC DVSS/AVSS）必须分配合理的电源电压，保证芯片处于正常工作状态。

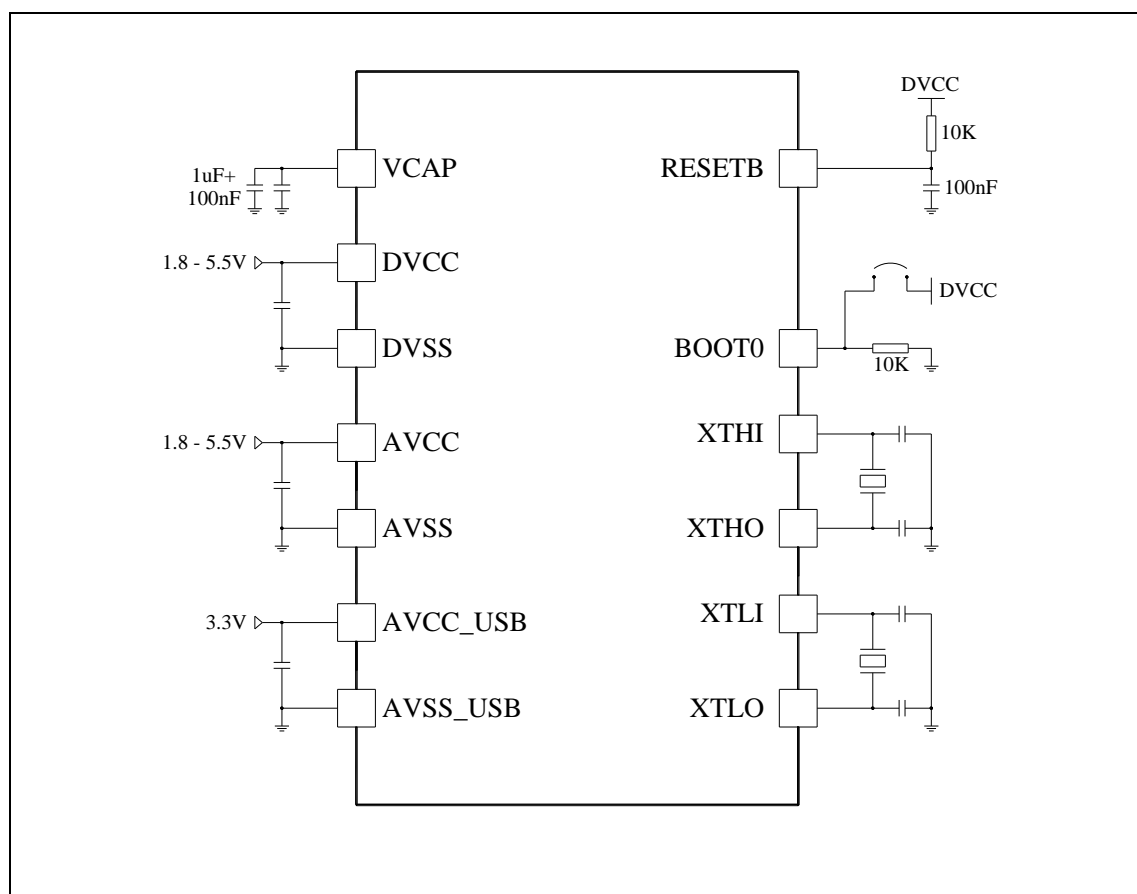


图 1 最小系统电源框图

注意：

- 严禁在 VCAP 外部连接任何负载。
- 电源电压范围为： $1.8V \leq DVCC/AVCC \leq 5.5V$

3.2 复位电路

设计时，请在芯片的复位（**RESETB**）引脚和地（**DVSS**）之间接电容与电阻形成 **RC** 电路，如图 2。

通常在应用时，并联轻触按键，达到可手动复位的目的，如图 2。

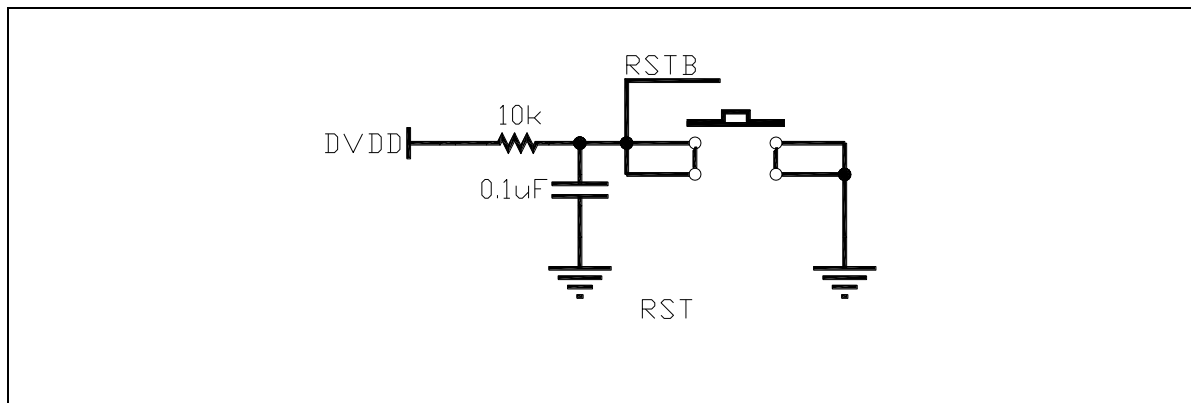


图 2 常用复位电路

注意：

- 复位信号避免被干扰。

3.3 时钟设计

该系列芯片有两个外部时钟源，高速时钟不高于 32MHz，低速时钟源 32.768KHz。设计时，请务必确认晶体的详细参数（频率、封装、精度等），选取合理的匹配电容，如图 3 在应用中，谐振器和负载电容必须靠近振荡器的引脚，以减小输出失真、启动稳定时间以及噪声辐射；布局时请在晶体周围做隔离环，充分铺地，将时钟噪声控制在隔离环内，如图 4。

注意：

- 严禁 VCAP 管脚的滤波电容靠近晶体；晶体下方避免走信号线。

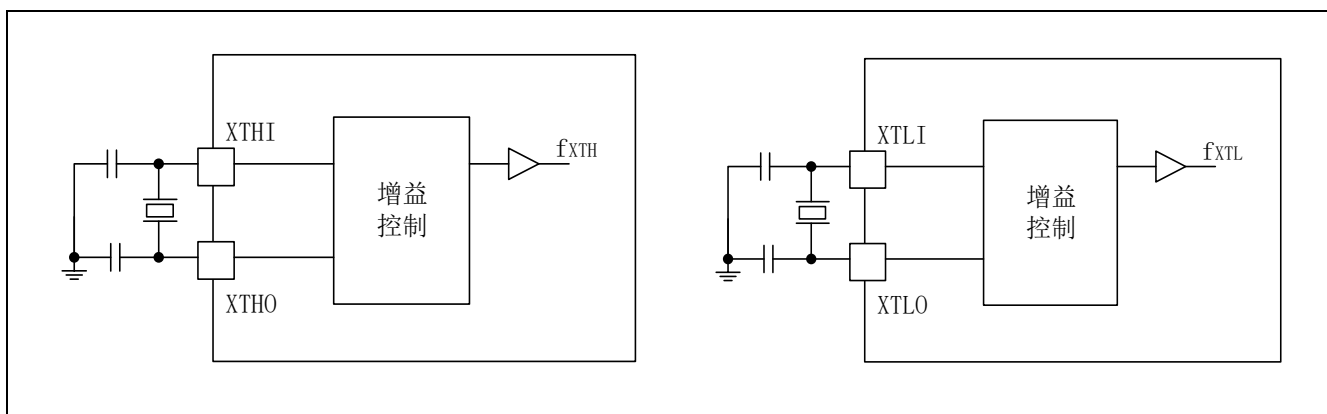


图 3 晶体外围电路

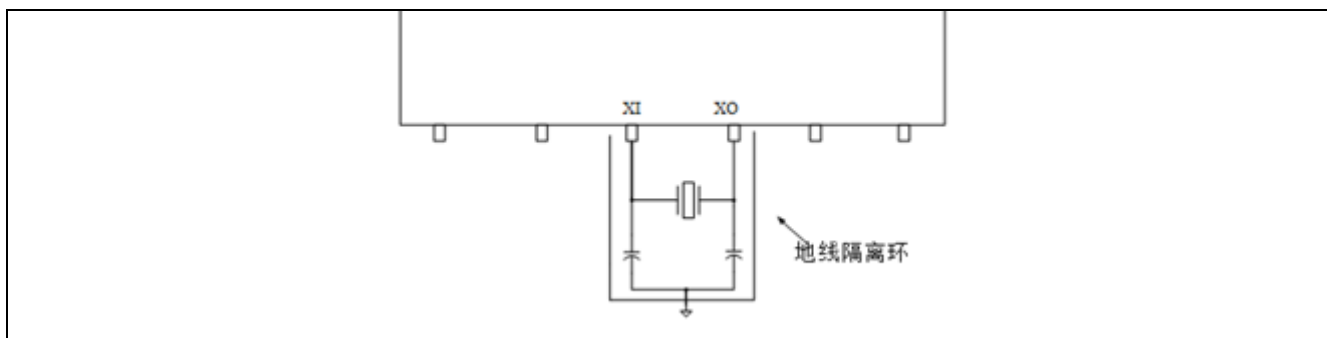


图 4 晶体隔离环处理

3.4 调试接口

芯片的调试接口用于代码调试、烧录等，如图 5。

本系列芯片使用 ARM Cortex-M0+内核，该内核具有硬件调试模块 SWD，支持复杂的调试操作。

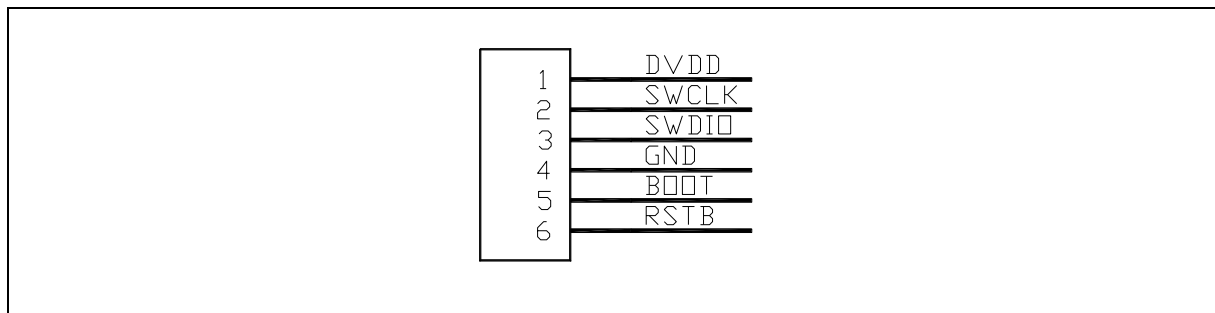


图 5 SWD 接口

3.5 端口处理

除了上述功能脚之外的通用 IO 口，不需要特殊的处理方式，未用到的输入口可以直接浮空处理。

注意：

- 使用数模转换时，Vref 管脚需外接电容，以保证参考源的精度。

4 常用接口注意事项

本章节简要介绍了一些常用接口硬件设计时的注意事项。

4.1 UART 接口

UART 接口设计，TX/RX 信号线接上拉电阻，阻值不能过小。

注意：

- 通信双方的上拉电阻不能重复。

4.2 SPI 接口

SPI 接口设计，原则上都上拉，阻值不能过小。

注意：

- 总线上的上拉电阻不能重复。

4.3 I2C 接口

I2C 接口设计，信号线接上拉电阻，阻值不能过小。

注意：

- 总线上的上拉电阻不能重复，本系列芯片上拉电阻建议值 1K。

4.4 USB 接口

USB 全速（USBFS）控制器为便携式设备提供了一套 USB 通信解决方案。USBFS 控制器支持设备模式，且芯片内部集成全速 PHY。设备模式下支持全速（FS，12Mb/s）收发器。

USBFS 控制器支持 USB 2.0 协议所定义的所有四种传输方式（控制传输、批量传输、中断传输和同步传输）。

注意：

- USB 的 DP DM 信号线务必做等长差分、阻抗 90 欧处理，以保证优秀的性能。

5 常用外设参考设计

5.1 LCD 屏电路

MCU 芯片包含内置的 LCD 驱动电路，可直接驱动板上的 LCD 屏。通常 LCD 屏的 bias 电压有三种来源：内部电阻分压、外部电阻分压、外部电容分压。为了降低功耗，硬件上默认配置为外部电容分压模式。LCD 选择 4 字 8 段码显示、工作电压 3V3、模式为半透无背光。

由于内置驱动电路，LCD 屏连接方式简单，只需将 COM 和 SEG 连接到 MCU 对应的功能引脚，如下图所示：

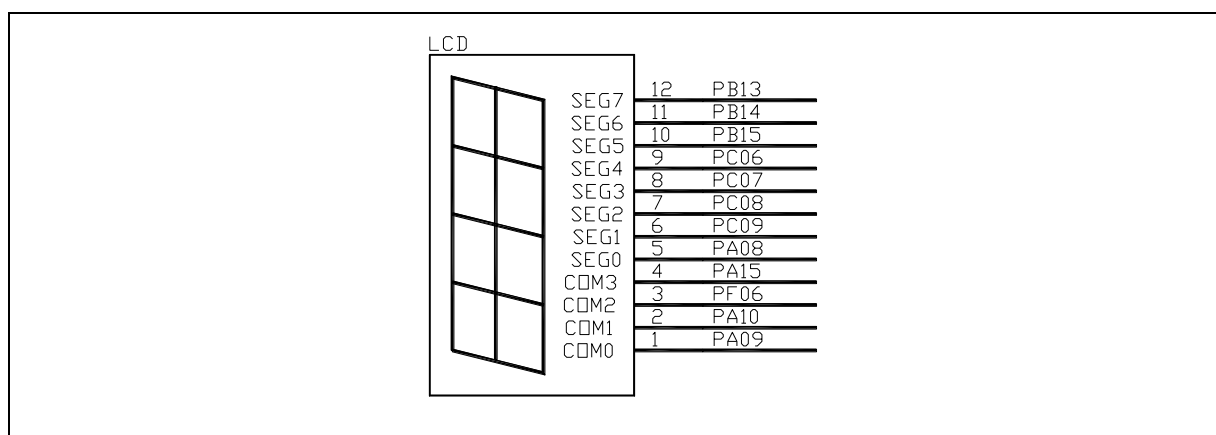


图 6 LCD 屏信号连接示意图

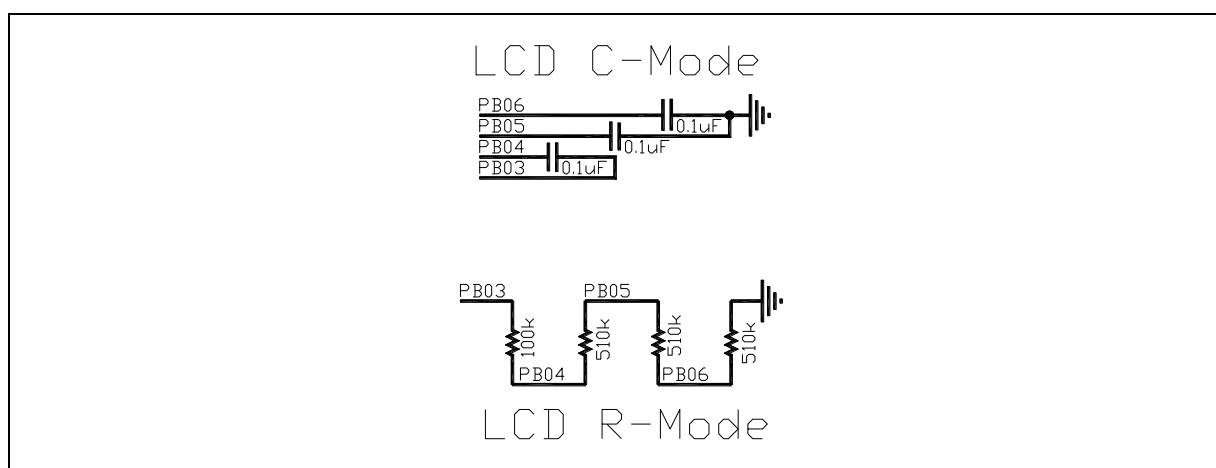


图 7 bias 外部分压模式

5.2 CAN 收发器

CAN（Controller Area Network）总线是一种可以在无主机情况下实现微处理器或者设备之间相互通信的总线标准。本模块遵循 CAN 总线协议 2.0A 和 2.0B 协议并向上兼容 CAN-FD。

CAN 总线控制器可以处理总线上的数据收发，在本产品中，CAN 具有 8 组筛选器。推荐 NXP 的 TJA1042，参考设计如下图。

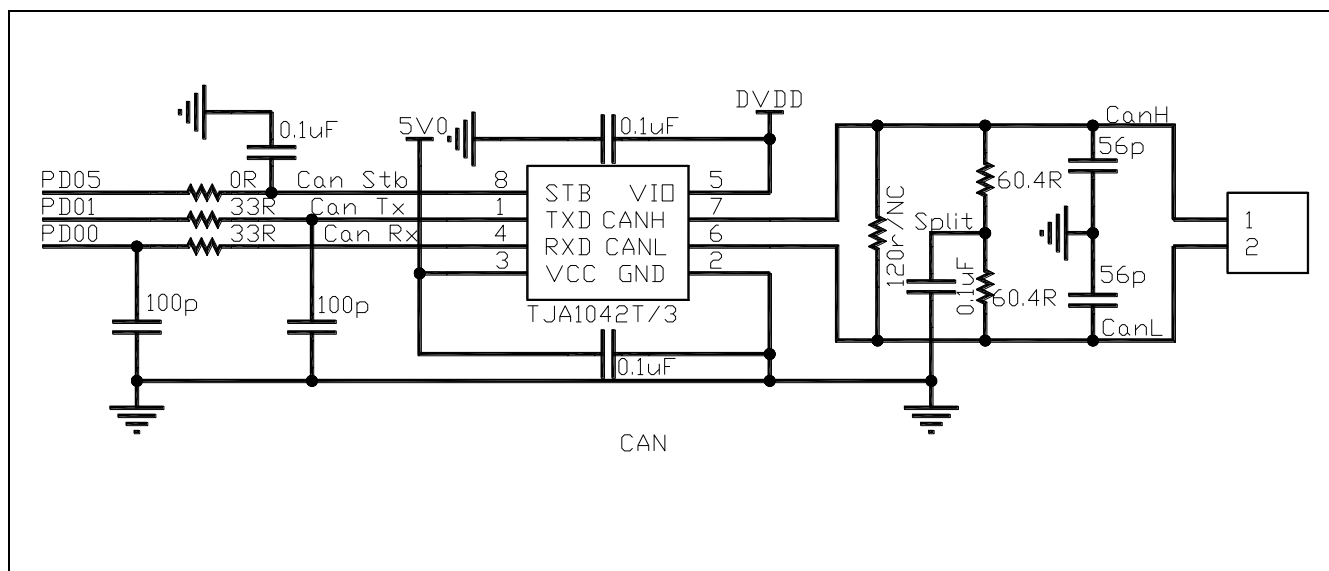


图 8 CAN 参考设计

5.3 I2C 存储器

I2C 是双线双向的串行总线，它为设备之间数据交换提供了一种简单高效的方法。I2C 标准是一个具有冲突检测机制和仲裁机制的真正意义上的多主机总线。它能防止两个或者多个主机在同时请求控制总线时发生数据冲突。

I2C 总线控制器，能满足 I2C 总线的各种规格并支持所有与 I2C 总线通信的传输模式。

I2C 总线使用连接设备的"SCL"(串行时钟总线)和"SDA"(串行数据总线)来传送信息。

I2C 存储器，推荐贝岭的 BL24C 系列，参考设计如下图。

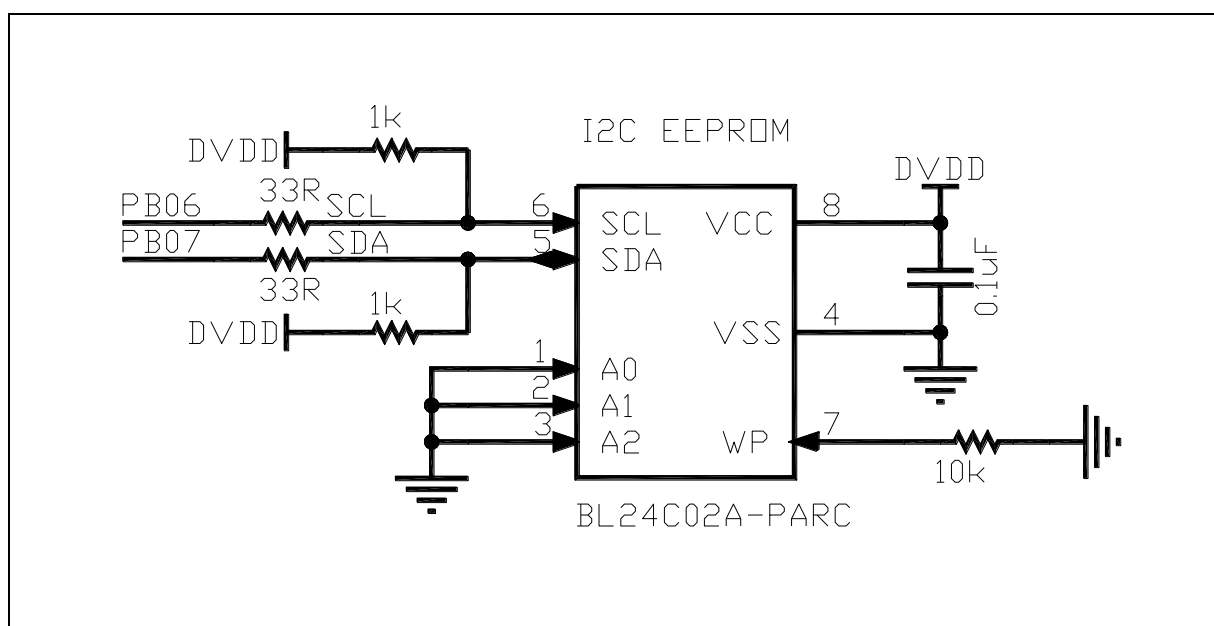


图9 EEPROM 参考设计

5.4 SPI 存储器

SPI (Serial Peripheral Interface) 总线是一种同步串行外设接口，它可以使 MCU 与各种外围设备以串行的方式进行信息交换。

SPI 接口使用 4 条线：串行时钟 (SCK)，主机输出/从机输入线 (MOSI)，主机输入/从机输出线 (MISO)，低电平有效从机选择线 (SSN)。

SPI 存储器，推荐赛普拉斯的 S25FL 系列，参考设计如下图。

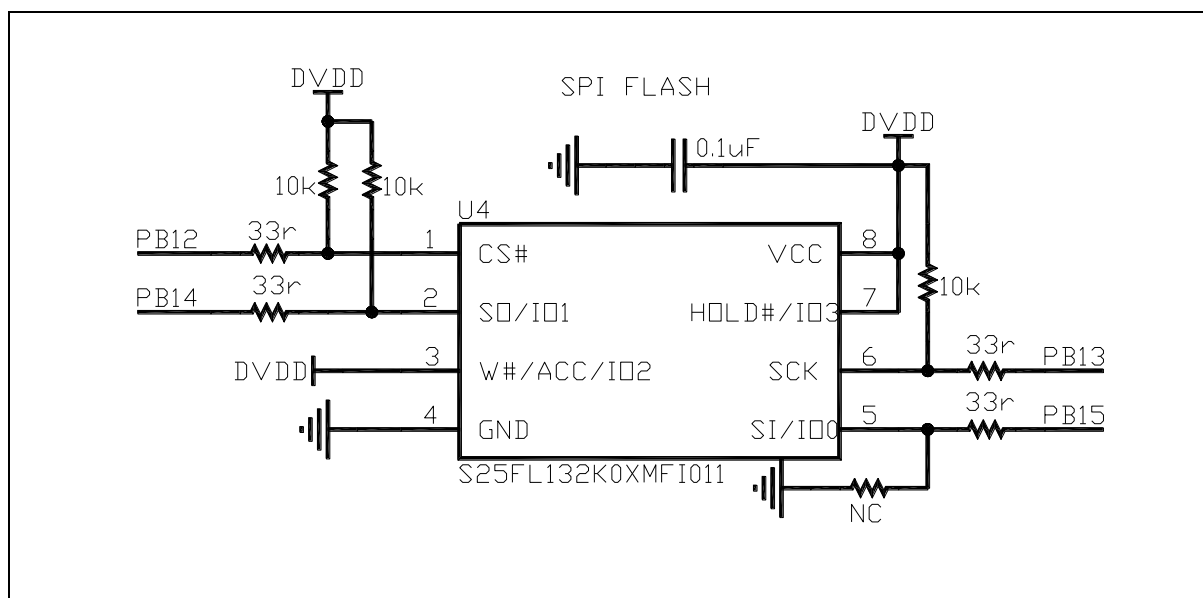


图 10 SPI FLASH 参考设计

I2S 音频编解码器，推荐 WM8731 系列，参考设计如下图。



6 芯片封装简介

我司免费提供该系列芯片的所有 PCB 封装库。

详情请参考：<https://www.hdsc.com.cn/list/73/>

7 样品及开发板申请信息

我司提供该系列芯片的样品及开发板。

申请样品或购买开发板请参考：<https://www.hdsc.com.cn/list/73/>

8 其他信息

技术支持信息：www.hdsc.com.cn

9 版本信息 & 联系方式

日期	版本	修改记录
2019/7/26	Rev1.0	初版发布。



如果您在购买与使用过程中有任何意见或建议，请随时与我们联系。

Email: mcu@hdsc.com.cn

网址: <http://www.hdsc.com.cn/mcu.htm>

通信地址: 上海市张江高科园区碧波路 572 弄 39 号

邮编: 201203

